INTEGROVANÝ OBVOD MH107 JE 16BITOVÝ REVERSIBILNÍ ČÍTAČ S LOGIKOU PRO ODMĚŘOVÁNÍ SOUŘADNICE Z FOTOELEKTRICKÝCH ROTAČNÍCH SNÍMAČŮ IRC NEBO INDUKTIVNÍCH LINEÁRNÍCH SNÍMAČŮ IML. JE TAKÉ POUŽITELNÝ JAKO 16BITOVÝ REVERSIBILNÍ ČÍTAČ NEBO JAKO OBVOD PRO MĚŘENÍ FÁZOVÉHO POSUVU DVOU SIGNÁLŮ. OBVOD LZE PŘÍMO PŘIPOJIT NA SBĚRNICI MIKROPOČÍTAČE. PROGRAMOVĚ JE MOŽNO VOLIT JEDEN ZE TŘÍ FUNKČNÍCH REŽIMŮ:

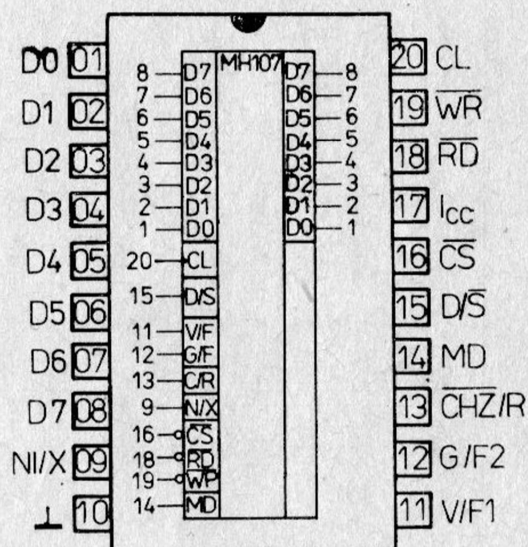
MOD 0 — univerzální reversibilní čítač
MOD 1 — čítač s úplnou logikou pro vyhodnocení signálů snímače polohy IRC a signálů z měřicího dotyku
MOD 2 — čítač s úplnou logikou pro napájení a vyhodnocení signálů induktivního lineárního snímače polohy IML nebo selsynu a signálu z měřicího dotyku

Výstupy charakteru otevřeného kolektoru. Vstupní a výstupní úrovně jsou slučitelné s TTL logikou

Technologie výroby: I^2L

POUZDRO: DIL-20
Plastové pouzdro s 2× deseti vývody ve dvou řadách.
Na vývod číslo 17 se připojuje kladný pól napájecího zdroje I_{CC}, na vývod 10 záporný pól napájecího zdroje (⊥).

Hmotnost: max. 3 g.



Zapojení vývodů
(pohled shora)

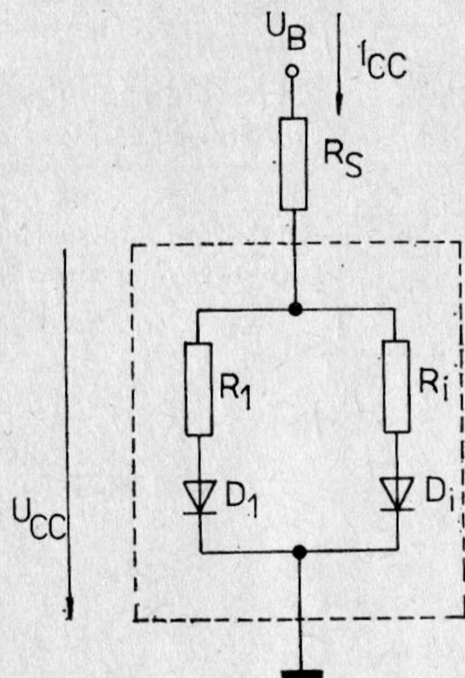
D0 . . . D7	— obousměrná datová sběrnice
$\overline{RD}$, $\overline{WR}$, $\overline{CS}$	— řídicí signály datové sběrnice
D/S	— adresovací signál DATA/STATUS
CL	— vstup hodinových impulsů
V/F1, G/F2	— řídicí vstupy čítače (MOD 0, MOD 1), výstupy pro napájení IML (MOD 2)
NI/X	— nulování čítače, vstup signálu měření fáze
$\overline{CHZ}$/R	— vstup chybového hlášení žárovky, vstup/výstup signálu referenční fáze
MD	— vstup signálu měřicího dotyku

CHARAKTERISTICKÉ ÚDAJE:

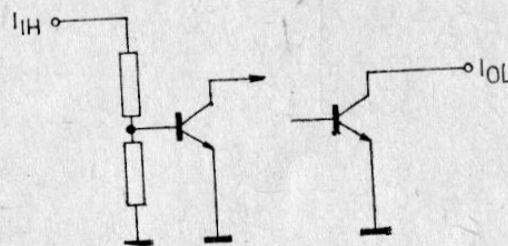
		min.-max.	
Vstupní proud — úroveň H			
U_{IH} = 3,3 V			
vstupy D0 . . . D7, D/S	I_{IH}	≦ 0,3	mA
ostatní vstupy	I_{IH}	≦ 0,65	mA
Výstupní napětí — úroveň L			
vstupy D0 . . . D7			
I_{OL} = 16 mA	U_{OL}	≦ 0,4	V
vstupy V/F1, G/F2, CHZ/R			
I_{OL} = 16 mA	U_{OL}	≦ 0,4	V
Vstupní záchytné napětí			
I_I = —12 mA	$-U_D$	≦ 1,5	V

NÁHRADNÍ ZAPOJENÍ

Zapojení napájení



Zapojení vstupů/výstupů



ŘÍDICÍ SLOVO

Bit číslo	Úroveň	MOD 0	MOD 1	MOD 2
D7 RES	H	Blokování testování čítače Nulování čítače	Blokování testování čítače Nulování čítače	Nulování čítače
D6 5k	L	Explicitně L	Explicitně L	Výstupní kmitočet na R f = 2,5 kHz
	H			Výstupní kmitočet na R f = 5 kHz
D5 GIML	L	Explicitně L	Explicitně L	
	H			Připojení gen. IML na svorky F1, F2, R
D4 IRC	L	Volba MOD 0		Explicitně L
	H		Volba MOD 1	
D3 IML	L	Explicitně L	Explicitně L	
	H			Volba MOD 2
D2		Nevyužit	Nevyužit	Nevyužit
D1 MDP	L	Blokování MD	Blokování MD	Blokování zápisu MD do stavového slova
	H			
D0 NIR	L	Blokování nulování čítače od NI	Blokování nulování čítače od NI	Blokování zápisu NI do stavového slova
	H			

STAVOVÉ SLOVO

Bit číslo	MOD 0	MOD 1	MOD 2
D7 CHŽ	Chyba žárovky	Chyba žárovky	Stav signálu R
D6 CHNI	Chyba nastavení polohy	Chyba nastavení polohy	Nevyužit
D5 CHVG	Chyba signálů V a G současný příchod náběžné hrany V a G	Chyba signálů V a G současný příchod náběžné hrany V a G	Nevyužit
D4 RGPR	Nevyužit	Nevyužit	Vyrovnávací registr prázdný, povolení přepisu obsahu čítače
D3 MFNU	Nevyužit	Nevyužit	Měření fáze není ukončeno
D2	Nevyužit	Nevyužit	Nevyužit
D1 MD	Krajní poloha Blokování přepisu do vyrovnávacího registru	Krajní poloha Blokování přepisu do vyrovnávacího registru	Krajní poloha
D0 NI	Stav signálu NI	Stav signálu NI	Stav signálu NI

POPIS FUNKCE:

Programování funkčních režimů se provádí zápisem jednoho bytu do registru řídicího slova obvodu. Při tomto zápisu nezáleží na stavu signálu D/$\overline{S}$. Funkční režim MOD je definován stavem bitů IRC a IML řídicího slova.

IRC	IML	volba režimu
L	L	MOD 0
H	L	MOD 1
L	H	MOD 2

Čtení obsahu 16bitového čítače probíhá prostřednictvím vyrovnávacího registru ve dvou krocích. Čtení probíhá při stavu signálu D/$\overline{S}$ = H. V prvním kroku je na výstupní sběrnici nižší byte, v druhém kroku vyšší byte obsahu čítače. Obvod řízení sběrnice blokuje v době mezi čtením nižšího a vyššího bytu obsah vyrovnávacího registru proti přepisu novou hodnotou, přičemž obsah vlastního čítače se může měnit. Čtení dat může být uskutečněno v libovolný okamžik asynchronně k hodinovému signálu CL a změnám vstupních signálů čítače. Veškeré hazardy jsou vyloučeny konstrukcí obvodu.

Čtení stavového slova se uskutečňuje při stavu signálu D/$\overline{S}$ = L, přitom se logika řízení sběrnice uvádí vždy do výchozího stavu, kdy je vyrovnávací registr přístupný pro zápis dat z čítače a při čtení obsahu čítače se vysílá nižší byte.

Hodinový signál CL synchronizuje činnost všech obvodů MH107, kromě obvodů řízení sběrnice. Vstupní signály řízení čítače jsou synchronizovány vzorkováním do vstupního registru MH107 sestupnou hranou signálu CL. Změna vstupního signálu se projeví ve stavovém slově s druhou sestupnou hranou CL, v obsahu vyrovnávacího registru se třetí sestupnou hranou CL následující po změně. Kmitočet signálu CL smí činit max. 2,5 MHz.

FUNKCE ČÍTAČE V MOD 0 A MOD 1

Pracuje-li obvod MH107 v režimu MOD 0 nebo MOD 1, jsou vnitřní signály CU (inkrementace čítače) a CD (dekrementace čítače) odvozovány od každé náběžné i sestupné hrany vstupních signálů V/F1 a G/F2.

V MOD 0 je s každou hranou signálu V/F1 obsah čítače zvýšen o 1, s každou hranou signálu G/F2 snížen o 1.

V MOD 1 je obsah čítače zvýšen s každou hranou signálu V/F1 a G/F2 o 1, je-li signál G/F2 zpožděn za signálem V/F1. V případě, že signál V/F1 je zpožděn za signálem G/F2, je s každou hranou signálů G/F2 a V/F1 obsah čítače snížen o 1. Při současné změně signálu V/F1 a G/F2 se obsah čítače nemění, dojde k nastavení klopného obvodu 3, čímž se zapíše do stavového slova úroveň H do bitu CHVG. Klopný obvod 3 lze nulovat pouze nastavením bitu RES stavového slova (celková iniciace MH107). Obsah čítače je možno nulovat programovým nastavením bitu RES = H řídicího slova.
Je-li nastaven bit NIR = H řídicího slova, je čítač nulován rovněž úrovní H na vstupu NI/X. Náběžnou hranou signálu NI dojde k nastavení klopného obvodu 1, určujícího stav bitu NI stavového slova. Klopný obvod 1 je trvale nulován, je-li bit řídicího slova NIR = L.

Sestupná hrana signálu NI testuje přes klopný obvod 4 stav druhé dekády BCD čítače. Tento reversibilní čítač v délce dvě dekády čítá synchronně s hlavním 16bitovým binárním čítačem

a spolu s ním je inicializován (nastavením obsahu 05). Součet bitů horní dekády pak poskytuje informaci, je-li obsah BCD čítače v mezích 0 . . . 9, tj. je-li stav hlavního čítače celistvým násobkem čísla 100 s případnou tolerancí —5, +4.

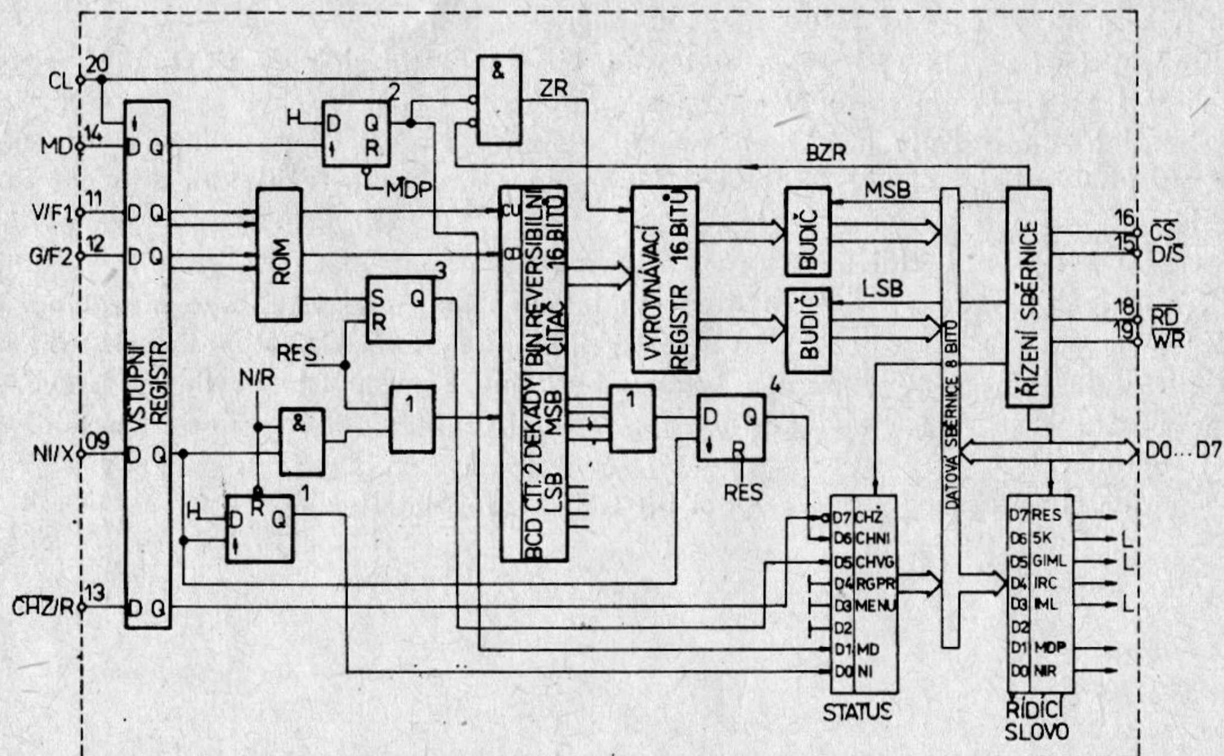
Platí-li předchozí výrok, je výsledkem testování obsahu horní dekády BCD čítače nastavení bitu CHNI = L ve stavovém slově. V opačném případě je CHNI = H.

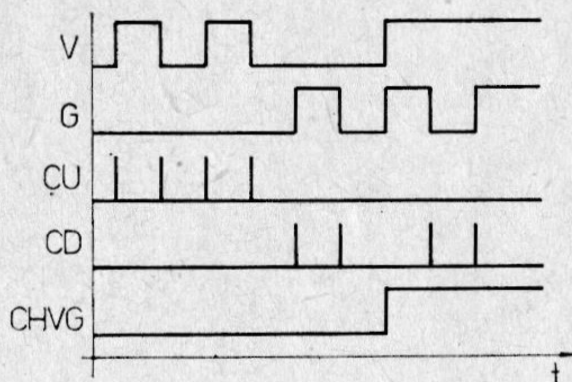
Vstupní signál MD nastavuje náběžnou hranou klopný obvod 2 za podmínky, že je nastaven bit MDP = H v řídicím slově. Nastavení klopného obvodu nastavuje bit MD ve stavovém slově do H.

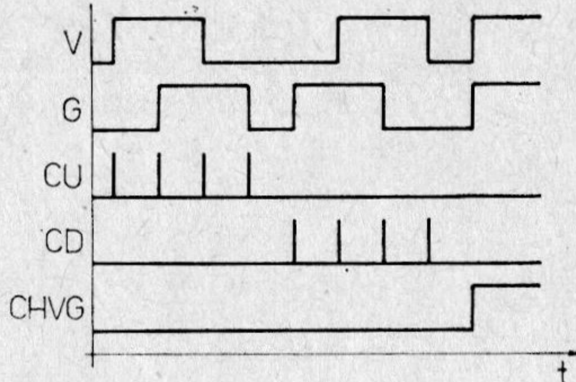
Nastavení bitu MDP = L řídicího slova trvale nuluje klopný obvod 2. Je-li klopný obvod 2 nastaven, pak je blokován průchod hodinových impulsů na řídicí vstup vyrovnávacího registru a tak je v něm zachován poslední platný byte před příchodem signálu MD. Obsah vyrovnávacího registru je jinak aktualizován s každou periodou signálu CL s výjimkou stavu, kdy je zápis do registru blokován signálem BZR z obvodu řízení sběrnice pro přenos jeho obsahu na vnější sběrnici.

Vstupní signál $\overline{CHZ}$/R nastavuje po negaci bit CHZ stavového slova.

BLOKOVÉ SCHÉMA A ČASOVÝ DIAGRAM FUNKCE V MOD 0 A MOD 1







FUNKCE ČÍTAČE V MOD 2

Zápisem významových bitů IML = H a IRC = L do řídicího slova, pracuje integrovaný obvod v MOD 2.

V tomto režimu je čítač určen k měření fáze (zpoždění) mezi signály NI/X a CHZ/R ze snímače IML nebo jiného zdroje.

Fáze je vyhodnocena měřením časového intervalu, počínaje náběžnou hranou signálu X a konče náběžnou hranou signálu R. V tomto intervalu čítá čítač z nulového obsahu impulsy přiváděné na vstup CL. Čítání povoluje signál CIT generovaný RS klopným obvodem 5.

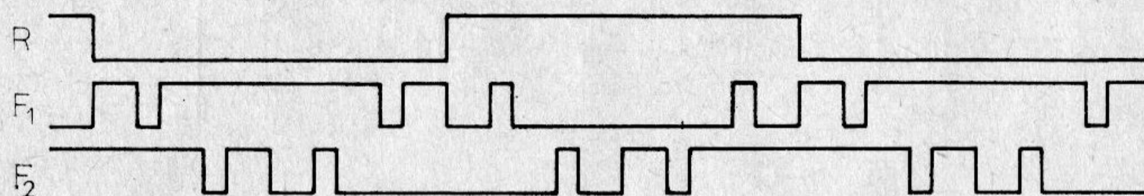
Měření fáze je řízeno blokem ŘÍZENÍ IML. Za podmínky MDP = H provede čítač dvojí měření fáze signálů X a R, přičemž výsledek prvního měření se přepíše do vyrovnávacího registru a výsledek druhého měření je uložen v čítači. Vnitřní signál MP přejde do stavu L a zablokuje další měření. O průběhu měření se podává informace do stavového slova prostřed-

nictvím signálu RGPR (registr prázdný) a MFNU (měření fáze není ukončeno). Oba signály se nastaví do úrovně H společně se signálem MP vždy po přečtení obsahu vyrovnávacího registru. Signál RGPR je vynulován po zápisu výsledku prvního měření do vyrovnávacího registru, signál MFNU po ukončení druhého měření. Přečtením obsahu vyrovnávacího registru se přepíše obsah čítače do vyrovnávacího registru a povolí se dvojí měření fáze. Procesor tedy může číst obsah vyrovnávacího registru dvakrát, přičemž při MFNU = L dostane výsledky dvou měření a při MFNU = H dvakrát výsledek, nacházející se právě ve vyrovnávacím registru. Náběžná hrana signálu X (zahájení měření) nastavuje klopný obvod 1, za podmínky NIR ≠ 0 řídicího slova. Stav signálu R je též přes negaci přiveden na nejvýznamnější bit stavového slova, kde je přístupný testování.

Náběžná hrana signálu MD nastavuje klopný obvod 2 a bit MD stavového slova, není-li nulován stavem bitu MDP = L řídicího slova. Nastavení bitu MD neovlivňuje nijak chování ostatních obvodů.

Nastavení bitu GIML = H řídicího slova se na špičky V/F1, G/F2 a $\overline{CHZ}$/R připojí výstupy F1, F2 a R bloku GENERÁTOR IML, které slouží k napájení snímače IML.

ČASOVÝ DIAGRAM VÝSTUPNÍCH SIGNÁLŮ F1, F2 A R



Je-li kmitočet hodinových signálů CL = 2,5 MHz, je na výstupu R kmitočet f = 5 kHz za podmínky 5 k = H řídicího slova nebo f = 2,5 kHz za podmínky 5 k = L řídicího slova.

FUNKCE OBVODU V MOD 2 VE SPECIÁLNÍCH PŘÍPADECH

Při současném příchodu náběžné hrany signálů X a R proběhnou všechny činnosti příslušné pro zahájení a ukončení měření. Výsledný obsah čítače je nulový.

Současný příchod náběžné hrany X a R v okamžiku, kdy čítač čítá, způsobí ukončení měření.

Koliduje-li požadavek na přepis obsahu čítače do vyrovnávacího registru, po skončení prvního měření se čtením obsahu vyrovnávacího registru, je požadavek na přepis zapamatován a obnoven po dočtení obsahu registru. Je-li však zahájeno další měření, je požadavek zrušen.

BLOKOVÉ ZAPOJENÍ A ČASOVÝ DIAGRAM V MOD 2

